



产品手册  
ECB20-6Y28A5ME8G-I 单板机



## 目录

免责声明和版权公告 .....	1
1. 产品概述 .....	2
1.1. 产品介绍 .....	2
1.2. i.MX6ULL 芯片介绍 .....	3
1.3. ECK20-6Y28A5ME8G-I 核心板介绍 .....	3
1.4. 典型应用 .....	4
2. 规格参数 .....	5
2.1. 功能参数 .....	5
2.2. 环境特性 .....	6
3. 接口定义 .....	6
3.1. 核心板引脚定义 .....	6
3.2. 3.81 凤凰端子定义 .....	9
3.3. 扩展接口引脚定义 .....	9
3.4. 调试接口定义 .....	11
3.5. LCD 接口定义 .....	12
4. 电路设计 .....	13
4.1. 电源 .....	13
4.2. BOOT .....	16
4.3. TF 接口设计 .....	18
4.4. 调试串口设计 .....	18
4.5. 复位和电源按键 .....	19
4.6. USB_HOST 接口设计 .....	20
4.7. USB_OTG 接口设计 .....	22
4.8. 网络接口设计 .....	23
4.9. 音频接口设计 .....	25
4.10. HDMI 视频接口 .....	26
4.11. RTC 电池接口 .....	28
4.12. WiFi 模块 .....	29
4.13. 4G 模块 .....	30
4.14. Layout 建议 .....	30
4.15. RGB_LCD 显示屏接口设计 .....	31
4.16. 扩展接口设计 .....	32
5. 软件资源 .....	33
6. 结构尺寸 .....	34
7. 参考文档 .....	34
8. 修订说明 .....	35
9. 关于我们 .....	35

## 免责声明和版权公告

本文中的信息，如有变更，恕不另行通知。文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

文中所得测试数据均为亿佰特实验室测试所得，实际结果可能略有差异。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

最终解释权归成都亿佰特电子科技有限公司所有。

### 注 意：

由于产品版本升级或其他原因，本手册内容有可能变更。亿佰特电子科技有限公司保留在没有任何通知或者提示的情况下对本手册的内容进行修改的权利。本手册仅作为使用指导，成都亿佰特电子科技有限公司尽全力在本手册中提供准确的信息，但是成都亿佰特电子科技有限公司并不确保手册内容完全没有错误，本手册中的所有陈述、信息和建议也不构成任何明示或暗示的担保。

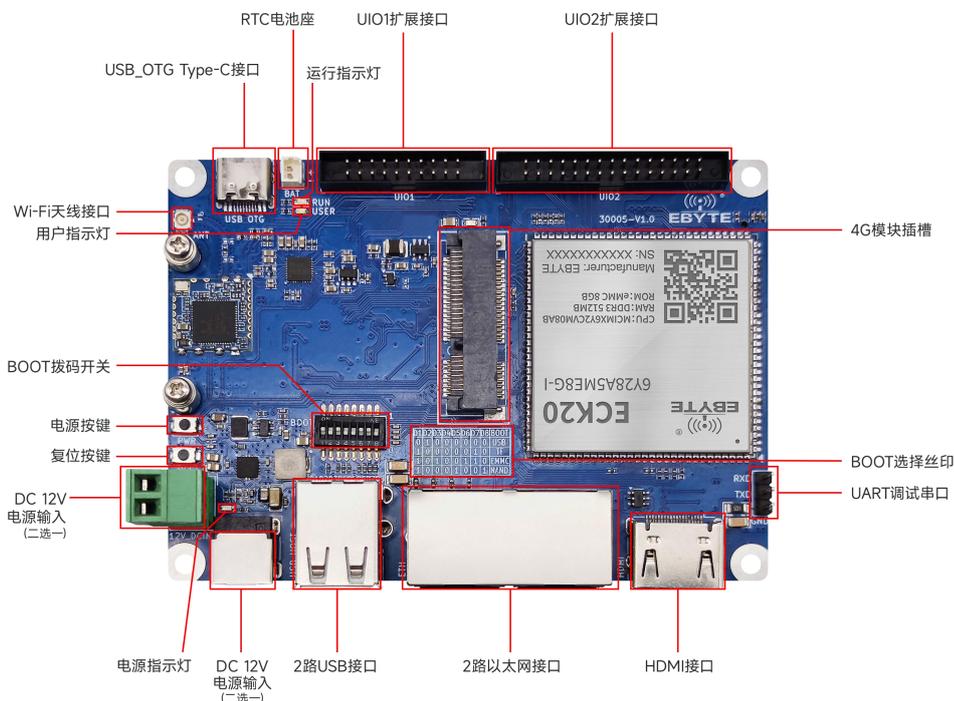
# 1. 产品概述

## 1.1. 产品介绍

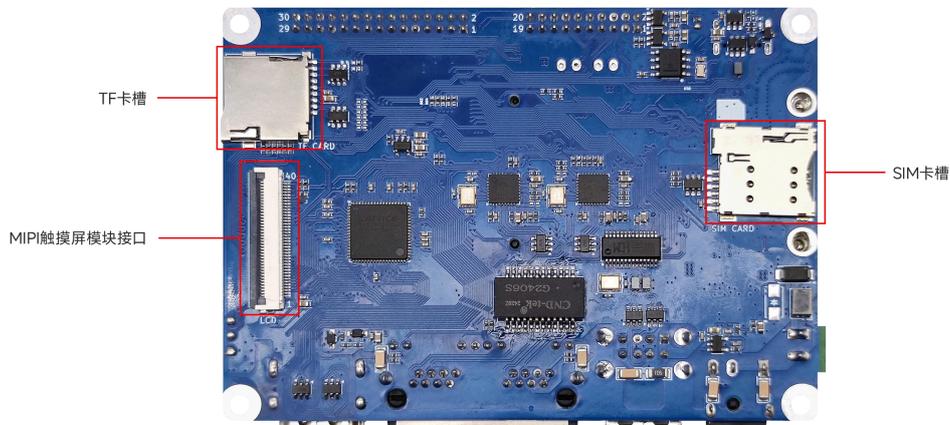
亿佰特基于 NXP i.MX 6ULL 处理器推出高性价比 2.5 寸单板机 ECB20-6Y28A5ME8G-I, 单板机由核心板 ECK20-6Y28A5ME8G-I 和底板采用邮票孔焊接方式组合在一起。单板机支持 Linux 系统, 具有丰富的外设接口。设计等级高于普通开发板, 可批量用于工业场景。

随同单板机亿佰特提供了稳定的参考设计和完善的软件开发环境, 能够有效帮助用户验证核心板功能、提高开发效率、缩短开发周期、优化设计质量、加快产品研发和上市时间。

单板机功能图如下:



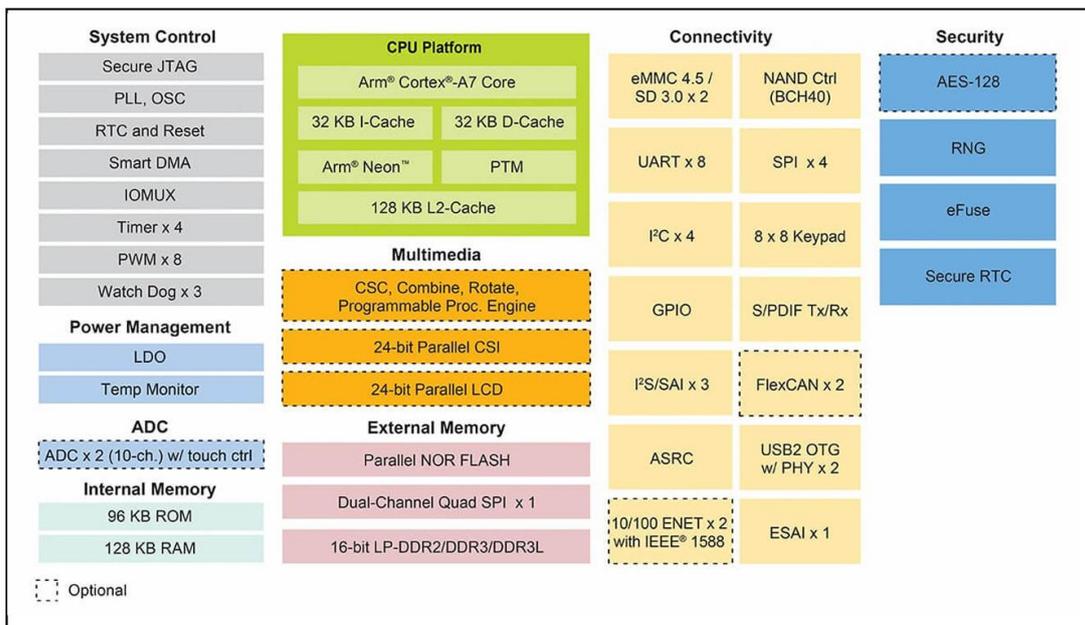
单板机正面功能描述图



单板机背面功能描述图

## 1.2. i.MX6ULL 芯片介绍

i.MX6ULL 处理器是 NXP 一款基于 Cortex-A7 工业级处理器，最高主频可达 792MHz，可提供 1 路 LCD 显示、1 路数字摄像头、2 路千兆以太网、2 路 USB OTG、8 路 UART、2 路 SDIO、2 路 CAN、多路 GPIO 等丰富的 I/O 资源，支持与 WiFi 和蓝牙等其他不同的外围设备连接。i.MX6ULL 处理器功能框图如下图所示。



i.MX6ULL 处理器系统功能框图

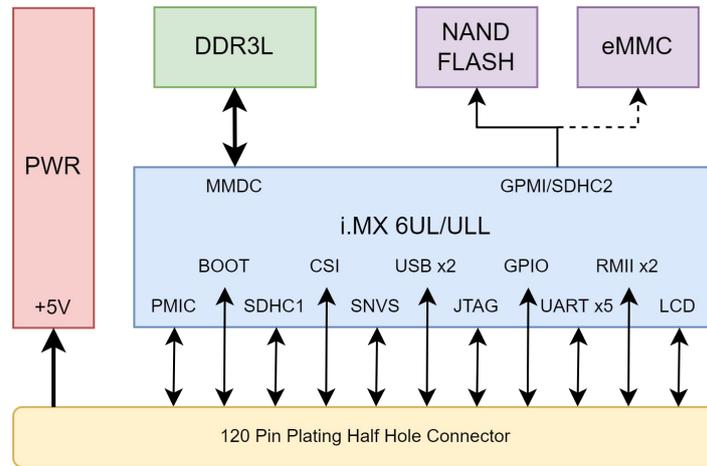
## 1.3.ECK20-6Y28A5ME8G-I 核心板介绍

亿佰特 ECK20-6Y28A5ME8G-I 核心板是基于 i.MX6ULL 处理器精心设计的工业级、低功耗、高性价比的嵌入式核心板，采用邮票孔引出 120PIN 引脚。核心板上集成了处理器、512MB DDR3L、8GB eMMC、电源管理等器件，尺寸为 38x38x3mm。可广泛应用于工业控制、HMI、IoT 等领域。ECK20-6Y28A5ME8G-I 核心板正面实物图（产品底面无器件）如下：



ECK20-6Y28A5ME8G-I 正面实物图

ECK20-6Y28A 系列核心板功能框图如下:



ECK20-6Y28A5ME8G-I 功能框图

## 1.4. 典型应用

- 工业控制主板;
- 汽车电子;
- 工业一体机;
- 智慧城市;
- 平板电脑;
- 物联网网关;
- 广告一体机;
- 机器人。

## 2. 规格参数

### 2.1. 功能参数

ECB20-6Y28A5ME8G-I 单板机功能参数表

电源输入	12V_1A DC 输入 1 路 DC 圆头插座, 并联 1 路 3.81 凤凰端子;	
处理器	MCIMX6Y2CVM08AB; i.MX 6ULL Applications Processors for Industrial; Single Arm Cortex-A7 core, 792MHz;	
存储	内存	512MB, DDR3L;
	FLASH	8GB, eMMC;
显示	1 路 40Pin FPC RGB888 显示接口, 最大分辨率支持 WXGA (1366×768@60fps), 支持触摸屏和背光调节; 1 路 HDMI 接口, 最大分辨率支持 WXGA (1366×768@60fps);	
CSI	1 路复用 CSI 摄像头接口, 扩展接口引出;	
USB HOST	2 路 USB2.0 HOST;	
USB OTG	1 路 USB OTG, Type-C 接口;	
网口	2 路 10/100M 自适应 RJ45 以太网口;	
4G	预留 1 路 USB 信号的 MINI-PCIE 4G 模块接口, 可用于接移远 EC20/EC25 4G 模块 1 路 micro-SIM 卡槽	
Wi-Fi	1 路 2.4GHz & 5.8GHz Wi-Fi;	
TF	1 个 TF 卡槽, 支持插拔检测;	
音频	1 路耳机输出, 扩展接口引出; 1 路麦克风输入, 扩展接口引出;	
BOOT	1 路启动模式拨码开关;	
调试	1 路 UART 调试串口;	
UART	2 路复用 UART 通信接口, 扩展接口引出;	
CAN	2 路复用 CAN_FD 接口, TTL 电平, 扩展接口引出;	
SPI	1 路复用 SPI 接口, TTL 电平, 扩展接口引出;	
GPIO	34 路复用 GPIO, 扩展接口引出;	
I2C	2 路 I2C, 扩展接口引出;	
按键	1 路复位按键; 1 路电源按键;	
指示灯	1 个电源指示灯; 1 个运行指示灯; 1 个用户指示灯;	
看门狗	支持片内看门狗功能;	
RTC	1 路 1.25mm RTC 电池座;	
电源输出	2 路 5V 1A 电源输出, 扩展接口引出; 2 路 3.3V 1A 电源输出, 扩展接口引出;	

## 2.2.环境特性

ECB20-6Y28A5ME8G-I 单板机环境特性表

工作温度	工业级: -40℃ ~ 85℃ (散热条件良好环境);
贮存温度	-40℃ ~ 85℃;
工作湿度	5~95%湿度, 非凝结;
贮存湿度	60℃@95%湿度, 非凝结;

## 3. 接口定义

### 3.1.核心板引脚定义

ECK20-6Y28A5ME8G-I 核心板通过邮票孔引出信号和电源共计 120PIN, 这些信号引脚包含了丰富的外设资源。核心板默认 I/O 分配引脚定义如下:

核心板引脚定义表

核心板 引脚号	MPU 引脚号	核心板功能	电平/电源轨	类型
1	F2	CSI_VSYNC	3.3V/NVCC_CSI	I/O
2	E1	CSI_DATA03	3.3V/NVCC_CSI	I/O
3	D1	CSI_DATA07	3.3V/NVCC_CSI	I/O
4	E3	CSI_DATA01	3.3V/NVCC_CSI	I/O
5	E4	CSI_DATA00	3.3V/NVCC_CSI	I/O
6	D4	CSI_DATA04	3.3V/NVCC_CSI	I/O
7	C1	SD1_CLK	3.3V/1.8V/NVCC_SD	I/O
8	C2	SD1_CMD	3.3V/1.8V/NVCC_SD	I/O
9	B1	SD1_DATA2	3.3V/1.8V/NVCC_SD	I/O
10	A2	SD1_DATA3	3.3V/1.8V/NVCC_SD	I/O
11	B2	SD1_DATA1	3.3V/1.8V/NVCC_SD	I/O
12	B3	SD1_DATA0	3.3V/1.8V/NVCC_SD	I/O
13	R6	SNVS_TAMPER9	3.3V/SNVS_IN	I/O
14	M17	GPIO1_IO05	3.3V/NVCC_3V3	I/O
15	B8	LCD_ENABLE	3.3V/NVCC_3V3	I/O
16	M15	GPIO1_IO09	3.3V/NVCC_3V3	I/O
17	M16	GPIO1_IO04	3.3V/NVCC_3V3	I/O
18	L14	GPIO1_IO02	3.3V/NVCC_3V3	I/O
19	P11	SNVS_TAMPER2	3.3V/SNVS_IN	I/O
20	N8	SNVS_TAMPER5	3.3V/SNVS_IN	I/O
21	N10	SNVS_TAMPER7	3.3V/SNVS_IN	I/O
22	N9	SNVS_TAMPER8	3.3V/SNVS_IN	I/O
23	U10	BOOT_MODE1	3.3V/SNVS_IN	I/O
24	T10	BOOT_MODE0	3.3V/SNVS_IN	I/O
25	R10	SNVS_TAMPER0	3.3V/SNVS_IN	I/O

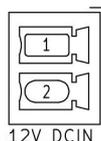
26	R9	SNVS_TAMPER1	3.3V/SNVS_IN	I/O
27	R8	PWRBTN	3.3V/SNVS_IN	DI
28	P9	SNVS_TAMPER4	3.3V/SNVS_IN	I/O
29	-	VIN_5V	5V/VIN_5V	PWR
30	-	VIN_5V	5V/VIN_5V	PWR
31	-	DGND	GDN/DGND	PWR
32	U12	USB_OTG2_VBUS	5V/VBUS_5V	PWR
33	T12	USB_OTG1_VBUS	5V/VBUS_5V	PWR
34	U13	USB_OTG2_DP	3.3V/VBUS_3V	I/O
35	T13	USB_OTG2_DN	3.3V/VBUS_3V	I/O
36	U15	USB_OTG1_DP	3.3V/VBUS_3V	I/O
37	T15	USB_OTG1_DN	3.3V/VBUS_3V	I/O
38	U16	USB_OTG1_CHD_B	3.3V/VBUS_3V	I/O
39	K13	GPIO1_IO00	3.3V/NVCC_3V3	I/O
40	K14	UART1_TX_DATA	3.3V/NVCC_3V3	I/O
41	L15	GPIO1_IO01	3.3V/NVCC_3V3	I/O
42	K15	UART1_CTS_B	3.3V/NVCC_3V3	I/O
43	L17	GPIO1_IO03	3.3V/NVCC_3V3	I/O
44	K16	UART1_RX_DATA	3.3V/NVCC_3V3	I/O
45	L16	GPIO1_IO07	3.3V/NVCC_3V3	I/O
46	K17	GPIO1_IO06	3.3V/NVCC_3V3	I/O
47	J14	UART1_RTS_B	3.3V/NVCC_3V3	I/O
48	J17	UART2_TX_DATA	3.3V/NVCC_3V3	I/O
49	J16	UART2_RX_DATA	3.3V/NVCC_3V3	I/O
50	H14	UART2_RTS_B	3.3V/NVCC_3V3	I/O
51	J15	UART2_CTS_B	3.3V/NVCC_3V3	I/O
52	H17	UART3_TX_DATA	3.3V/NVCC_3V3	I/O
53	H16	UART3_RX_DATA	3.3V/NVCC_3V3	I/O
54	H15	UART3_CTS_B	3.3V/NVCC_3V3	I/O
55	G14	UART3_RTS_B	3.3V/NVCC_3V3	I/O
56	G16	UART4_RX_DATA	3.3V/NVCC_3V3	I/O
57	G17	UART4_TX_DATA	3.3V/NVCC_3V3	I/O
58	G13	UART5_RX_DATA	3.3V/NVCC_3V3	I/O
59	F17	UART5_TX_DATA	3.3V/NVCC_3V3	I/O
60	D15	ENET1_RX_ER	3.3V/NVCC_3V3	I/O
61	F14	ENET1_TX_CLK	3.3V/NVCC_3V3	I/O
62	E14	ENET1_TX_DATA1	3.3V/NVCC_3V3	I/O
63	F15	ENET1_TX_EN	3.3V/NVCC_3V3	I/O
64	F16	ENET1_RX_DATA0	3.3V/NVCC_3V3	I/O
65	E16	ENET1_RX_EN	3.3V/NVCC_3V3	I/O
66	E17	ENET1_RX_DATA1	3.3V/NVCC_3V3	I/O
67	E15	ENET1_TX_DATA0	3.3V/NVCC_3V3	I/O
68	P15	JTAG_MOD	3.3V/NVCC_3V3	I/O

69	N14	JTAG_TRST_B	3.3V/NVCC_3V3	I/O
70	P14	JTAG_TMS	3.3V/NVCC_3V3	I/O
71	M14	JTAG_TCK	3.3V/NVCC_3V3	I/O
72	N15	JTAG_TDO	3.3V/NVCC_3V3	I/O
73	N16	JTAG_TDI	3.3V/NVCC_3V3	I/O
74	N17	GPIO1_IO08	3.3V/NVCC_3V3	I/O
75	A8	LCD_CLK	3.3V/NVCC_3V3	I/O
76	D9	LCD_HSYNC	3.3V/NVCC_3V3	I/O
77	C9	LCD_VSYNC	3.3V/NVCC_3V3	I/O
78	-	VBAT	3.3V/SNVS_IN	PWR
79	-	PWR_ON_EN	3.3V/SNVS_IN	O
80	-	RESETN	3.3V/SNVS_IN	I
81	N11	SNVS_TAMPER6	3.3V/SNVS_IN	I/O
82	C17	ENET2_RX_DATA0	3.3V/NVCC_3V3	I/O
83	C16	ENET2_RX_DATA1	3.3V/NVCC_3V3	I/O
84	A15	ENET2_TX_DATA0	3.3V/NVCC_3V3	I/O
85	A16	ENET2_TX_DATA1	3.3V/NVCC_3V3	I/O
86	D16	ENET2_RX_ER	3.3V/NVCC_3V3	I/O
87	B17	ENET2_RX_EN	3.3V/NVCC_3V3	I/O
88	B15	ENET2_TX_EN	3.3V/NVCC_3V3	I/O
89	D17	ENET2_TX_CLK	3.3V/NVCC_3V3	I/O
90	-	DGND	GDN/DGND	PWR
91	B16	LCD_DATA23	3.3V/NVCC_3V3	I/O
92	A14	LCD_DATA22	3.3V/NVCC_3V3	I/O
93	B14	LCD_DATA21	3.3V/NVCC_3V3	I/O
94	C14	LCD_DATA20	3.3V/NVCC_3V3	I/O
95	D14	LCD_DATA19	3.3V/NVCC_3V3	I/O
96	A13	LCD_DATA18	3.3V/NVCC_3V3	I/O
97	B13	LCD_DATA17	3.3V/NVCC_3V3	I/O
98	C13	LCD_DATA16	3.3V/NVCC_3V3	I/O
99	D13	LCD_DATA15	3.3V/NVCC_3V3	I/O
100	A12	LCD_DATA14	3.3V/NVCC_3V3	I/O
101	B12	LCD_DATA13	3.3V/NVCC_3V3	I/O
102	C12	LCD_DATA12	3.3V/NVCC_3V3	I/O
103	D12	LCD_DATA11	3.3V/NVCC_3V3	I/O
104	E12	LCD_DATA10	3.3V/NVCC_3V3	I/O
105	A11	LCD_DATA09	3.3V/NVCC_3V3	I/O
106	B11	LCD_DATA08	3.3V/NVCC_3V3	I/O
107	D11	LCD_DATA07	3.3V/NVCC_3V3	I/O
108	A10	LCD_DATA06	3.3V/NVCC_3V3	I/O
109	B10	LCD_DATA05	3.3V/NVCC_3V3	I/O
110	C10	LCD_DATA04	3.3V/NVCC_3V3	I/O
111	D10	LCD_DATA03	3.3V/NVCC_3V3	I/O

112	E10	LCD_DATA02	3.3V/NVCC_3V3	I/O
113	A9	LCD_DATA01	3.3V/NVCC_3V3	I/O
114	B9	LCD_DATA00	3.3V/NVCC_3V3	I/O
115	D3	CSI_DATA05	3.3V/NVCC_CSI	I/O
116	E5	CSI_PIXCLK	3.3V/NVCC_CSI	I/O
117	D2	CSI_DATA06	3.3V/NVCC_CSI	I/O
118	E2	CSI_DATA02	3.3V/NVCC_CSI	I/O
119	F5	CSI_MCLK	3.3V/NVCC_CSI	I/O
120	F3	CSI_HSYNC	3.3V/NVCC_CSI	I/O

### 3.2. 3.81 凤凰端子定义

ECB20-6Y28A5ME8G-I 单板机除 DC 供电圆形插头外还设计了 3.81 供电端子，方便用户连接工业电源。若使用 3.81 端子供电请注意引脚线序，不能接反。



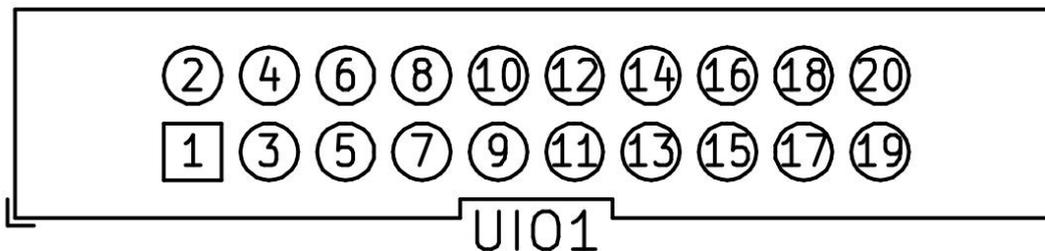
UIO1 引脚定义图

UIO1 引脚定义表

引脚号	功能	电平	类型
1	+12V DC_IN	12V	PWR_I
2	-12V DC_IN	12V	PWR_I

### 3.3. 扩展接口引脚定义

ECB20-6Y28A5ME8G-I 单板机设计有 2 个 2.0mm 间距简牛扩展接口 UIO1 和 UIO2，引脚定义如下图所示：

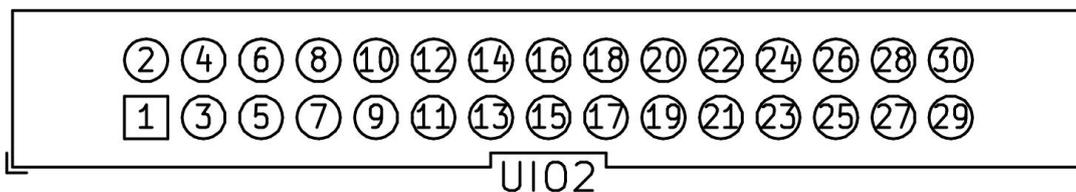


UIO1 引脚定义图

UIO1 引脚定义表

引脚号	功能	电平	类型
1	5V_OUT	5V	PWR_O
2	3.3V_OUT	3.3V	PWR_O
3	DGND	GND	PWR

4	DGND	GND	PWR
5	SNVS_TAMPER2	3.3V	I/O
6	I2C2_SCL	3.3V	I/O
7	DGND	GND	PWR
8	I2C2_SDA	3.3V	I/O
9	MICP	-	AI
10	DGND	GND	PWR
11	MICN	-	AI
12	RESETN	3.3V	DI
13	HP_IN	3.3V	DI
14	PWRBTN	3.3V	DI
15	LOUT	-	AO
16	DGND	GND	PWR
17	ROUT	-	AO
18	GPIO1_IO03	3.3V	I/O
19	DGND	GND	PWR
20	GPIO1_IO01	3.3V	I/O



U102 引脚定义图

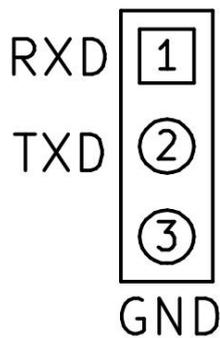
U102 引脚定义表

引脚号	功能	电平	类型
1	5V_OUT	5V	PWR_O
2	3.3V_OUT	3.3V	PWR_O
3	DGND	GND	PWR
4	DGND	GND	PWR
5	CSI_DATA5	3.3V	DI
6	默认 UART3_CTS_B 可配置 CAN1_TX	3.3V	DI
7	CSI_PIXCLK	3.3V	DO
8	默认 UART3_RTS_B 可配置 CAN1_RX	3.3V	DO
9	CSI_DATA6	3.3V	DI
10	UART3_RX_DATA	3.3V	DI
11	CSI_DATA2	3.3V	DI
12	UART3_TX_DATA	3.3V	DO
13	CSI_MCLK	3.3V	DO
14	DGND	GND	PWR
15	CSI_HSYNC	3.3V	DO

16	默认 UART2_CTS_B 可配置 ECSP13_MOSI/CAN2_TX	3.3V	DI
17	CSI_VSYNC	3.3V	DO
18	默认 UART2_RTS_B 可配置 ECSP13_MISO/CAN2_RX	3.3V	DO
19	CSI_DATA3	3.3V	DI
20	默认 UART2_RX_DATA 可配置 ECSP13_SCLK	3.3V	DI
21	CSI_DATA7	3.3V	DI
22	默认 UART2_TX_DATA 可配置 ECSP13_SS0	3.3V	DO
23	CSI_DATA1	3.3V	DI
24	DGND	GND	PWR
25	CSI_DATA0	3.3V	DI
26	I2C1_SCL	3.3V	I/O
27	CSI_DATA4	3.3V	DI
28	I2C1_SDA	3.3V	I/O
29	DGND	GND	PWR
30	DGND	GND	PWR

### 3.4. 调试接口定义

ECB20-6Y28A5ME8G-I 单板机提供 1 路 UART 调试串口，开机自动打印状态信息。引脚定义如下图所示：

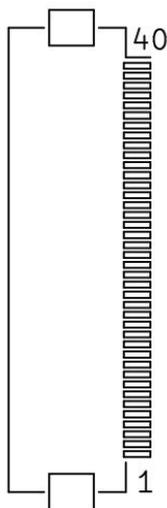


调试接口引脚定义图  
调试接口引脚定义表

引脚号	功能	电平	类型
1	UART1_RX_DATA	3.3V	DI
2	UART1_TX_DATA	3.3V	DO
3	DGND	GND	PWR

### 3.5.LCD 接口定义

ECB20-6Y28A5ME8G-I 单板机提供 1 路 RGB888 视频输出，支持 1366×768@60fps 显示。接口采用间距为 0.5mm 的 40Pin 翻盖式下接 FPC 座子。可连接到亿佰特 ECA10-7LCD24R1006CT-C 触摸屏模块使用，连接时 1 对应 1，40 对应 40。触摸屏模块和 HDMI 不能同时使用。FPC 接口引脚定义如下图所示：



MIPI 接口引脚定义图

注意：丝印标识与接口封装相反，在原理图中此封装 1 脚实际对应丝印标识 40。

MIPI 接口引脚定义表

引脚号	功能	电平	类型
1	5V_IN	5V	PWR_I
2	5V_IN	5V	PWR_I
3	LCD_DATA16	3.3V	DO
4	LCD_DATA17	3.3V	DO
5	LCD_DATA18	3.3V	DO
6	LCD_DATA19	3.3V	DO
7	LCD_DATA20	3.3V	DO
8	LCD_DATA21	3.3V	DO
9	LCD_DATA22	3.3V	DO
10	LCD_DATA23	3.3V	DO
11	DGND	GND	PWR
12	LCD_DATA8	3.3V	DO
13	LCD_DATA9	3.3V	DO
14	LCD_DATA10	3.3V	DO
15	LCD_DATA11	3.3V	DO
16	LCD_DATA12	3.3V	DO
17	LCD_DATA13	3.3V	DO
18	LCD_DATA14	3.3V	DO

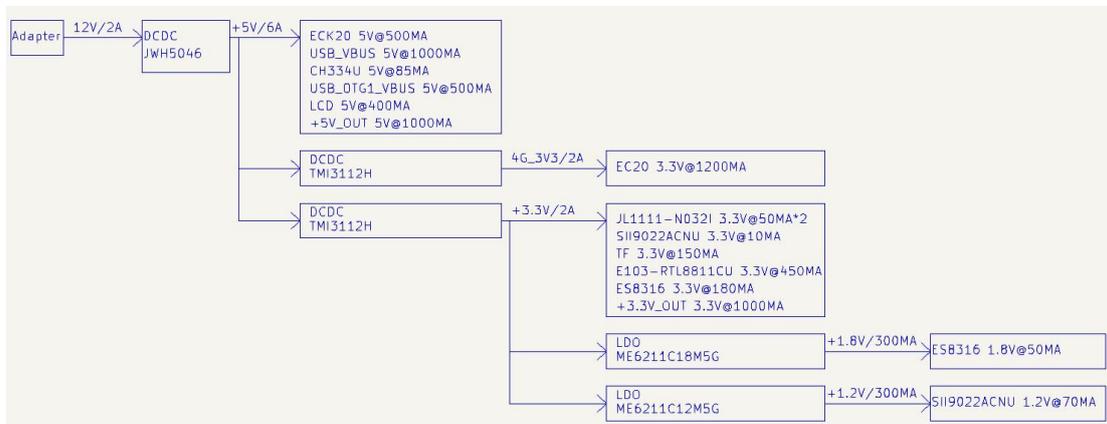
19	LCD_DATA15	3.3V	DO
20	DGND	GND	PWR
21	LCD_DATA0	3.3V	DO
22	LCD_DATA1	3.3V	DO
23	LCD_DATA2	3.3V	DO
24	LCD_DATA3	3.3V	DO
25	LCD_DATA4	3.3V	DO
26	LCD_DATA5	3.3V	DO
27	LCD_DATA6	3.3V	DO
28	LCD_DATA7	3.3V	DO
29	DGND	GND	PWR
30	LCD_CLK	3.3V	DO
31	LCD_HSYNC	3.3V	DO
32	LCD_VSYNC	3.3V	DO
33	LCD_ENABLE	3.3V	DO
34	LCD_BL_PWM	3.3V	DO
35	LCD_NRST	3.3V	DO
36	I2C2_SDA	3.3V	DO
37	NC	-	-
38	I2C2_SCL	3.3V	DO
39	TP_INT	3.3V	DI
40	TP_NRST	3.3V	DO

## 4. 电路设计

### 4.1. 电源

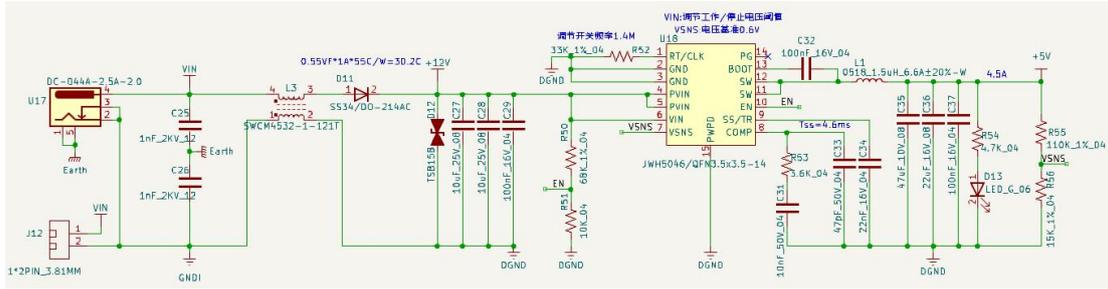
#### 4.1.1. 电源树

单板机电源树框图如下:



单板机电源树框图

### 4.1.2. 12V 转 5V DCDC 参考电路

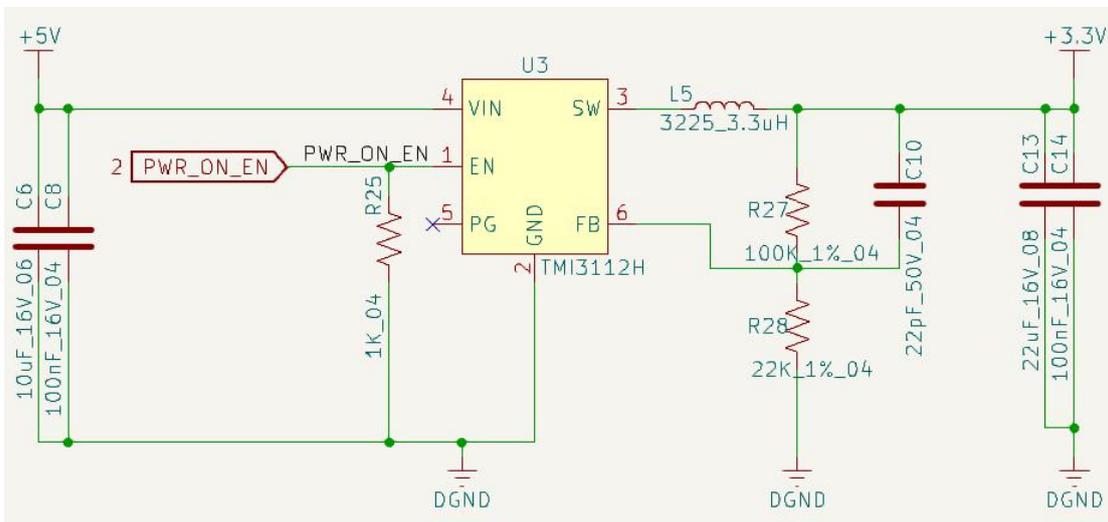


12V 转 5V 电源参考电路图

核心板正常工作需提供 5V 的电压，满载功耗接近 1W。考虑到核心板上电瞬间电流比较大，并且高温条件下电路本身的性能会有降额，如果电源功率不够会导致系统无法正常启动，所以电源设计要留有一定功率裕度才能保证系统稳定可靠工作。

如果采用 DC-DC 电源对核心板供电，在电源设计时电源功率裕度也不应太大。如果电源设计功率太大，很多电源为保证转换效率，会工作在不连续 PWM 模式下，输出电源纹波会显著增大，不利于数字信号系统的工作稳定性。如果采用 LDO 对核心板供电，设计时应考虑 LDO 自身的功率损耗和工作温升，防止在高温环境或散热不好的环境中工作时，LDO 电源超温停止工作或烧毁。

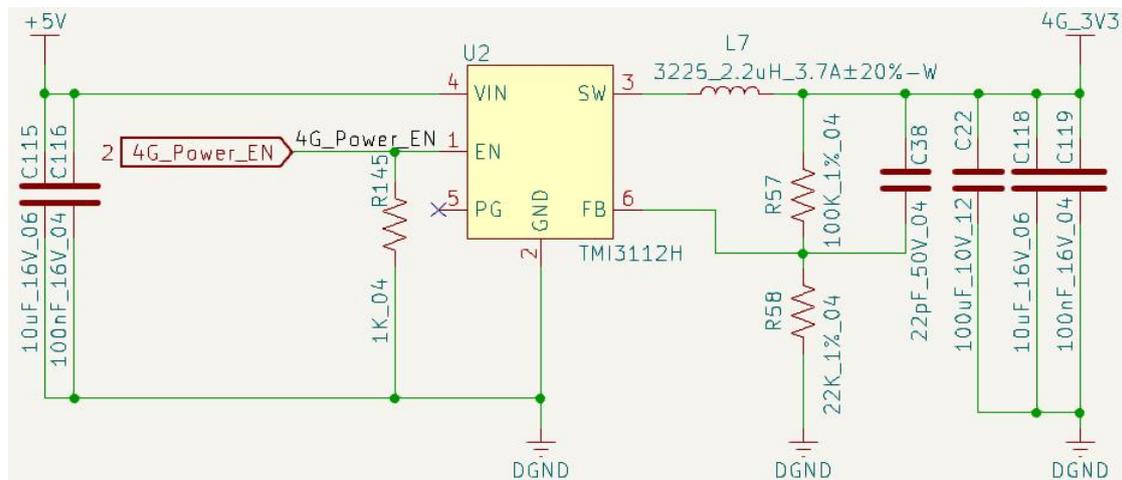
### 4.1.3. 5V 转 3.3V DCDC 参考电路



5V 转 3.3V 电源参考电路图

单板机上采用 DCDC 芯片将 5V 转换为 3.3V，设计带载能力为 2A。考虑到后级部分接口电路的上电时序问题，设计 3.3V 电源域受 MCU 控制，将电源芯片 EN 引脚接核心板 PWR\_ON\_EN 引脚，当核心板 NVCC 电源域电源使能之后此芯片才工作。

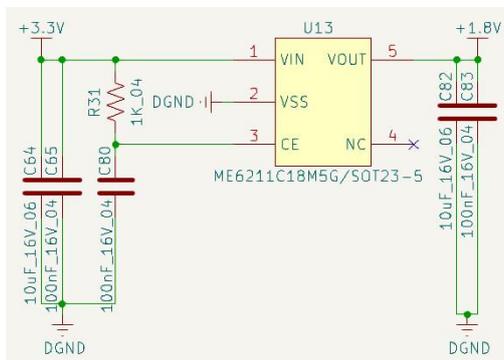
### 4.1.4. 5V 转 4G\_3.3V DCDC 参考电路



5V 转 4G\_3.3V 电源参考电路图

单板机上单独设计一路 DCDC 专门给高功耗的 4G 模块供电，保证其余 3.3V 电源设备稳定运行。在 4G\_3V3 上接两颗 100UF 考虑到 4G 模块电路的上电时序问题，需要将电源使能连接至核心板 IO 上。当 IO 拉高此电源芯片才工作。

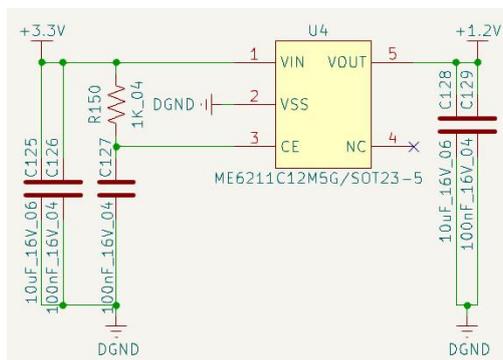
### 4.1.5. 3.3V 转 1.8V LDO 参考电路



3.3V 转 1.8V 电源参考电路图

单板机上设计有 3.3 转 1.8V LDO 电源，为 ES8316 音频编解码芯片模拟量部分供电。1.8V 电源时序与 3.3V 保持一致。

### 4.1.6. 3.3V 转 1.2V LDO 参考电路



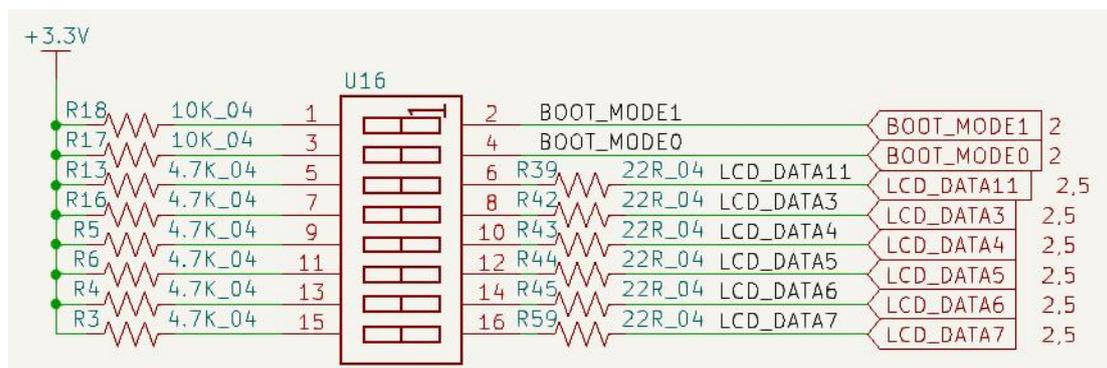
3.3V 转 1.2V 电源参考电路图

单板机上设计有 3.3 转 1.2V LDO 电源，为 SII9022ACNU 视频接口芯片模拟量部分供电。1.2V 电源时序与 3.3V 保持一致。

### 4.1.7. Layout 建议

- 不同电源平面间的距离至少间隔 20mil;
- 尽量加宽电源线和地线宽度，要能满足要求的额定电流值，反馈信号的宽度不宜过窄，建议 10mil 以上;
- 电感下方区域不建议走信号线;
- 电流回路的路径尽可能短，电感及电容尽量靠近芯片放置;
- 输出电容尽量选择小 ESR 的电容;
- DCDC 芯片，电感，电容等主要器件建议放在顶层，方便后续调试，同时减少过孔可以有效减少寄生效应，减少电磁干扰;
- 输入电容靠经 DCDC 输入引脚放置，保证输入电流经过电容滤波后再进入芯片;
- 反馈电压从输出电容之后，紧挨电容取点;

## 4.2.BOOT



### 启动模式配置电路示意图

i.MX6ULL 处理器启动时会首先执行芯片内部 Boot ROM 中的程序。Boot ROM 会根据 BOOT\_MODE 寄存器、eFUSES、配置管脚等状态来决定启动模式以及启动设备。

BOOT\_MODE 寄存器的值取决于初始上电阶段 BOOT\_MODE0 和 BOOT\_MODE1 两个管脚的电平，以此决定启动模式，具体对应关系如下表：

BOOT\_MODE 启动模式配置表

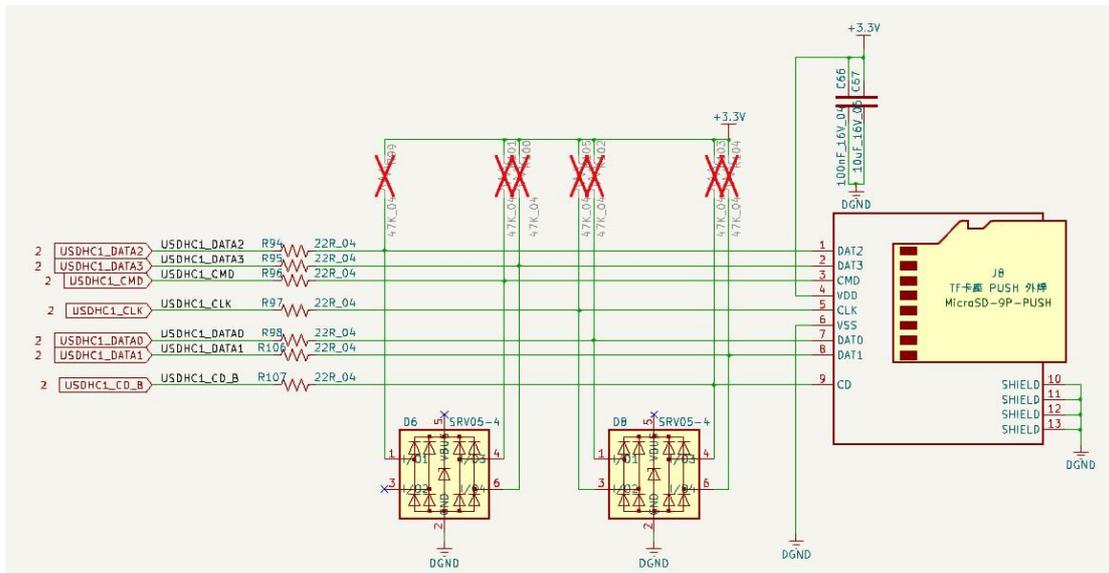
BOOT_MODE[1:0]	启动模式	启动模式说明
00	Boot From Fuses	从内部 Fuses 读取启动信息，建议量产时用此方式出货。
01	Serial Downloader	支持从 USB_OTG1 口下载程序到 Flash。需要注意的是此模式下，UART1 和 UART2 的优先级高于 USB_OTG，如果在此模式下，UART1 和 UART2 串口检测到了数据，则下载器无法从 USB 烧写程序，电脑无法检测到设备。
10	Internal Boot	从 Boot Mode 引脚读取启动配置，推荐用于开发模式，也可以用此模式进行量产。
11	Reserved	保留模式。

通常将 BOOT 模式设置为 internal Boot 模式，在此模式下 CPU 在上电复位时会读取 LCD\_DATA0-DATA23 管脚的电平状态来决定启动的设备。ECK20-6Y2XA 系列核心板内部已经对 LCD\_DATA0-DATA23 做了下拉处理，底板设计时只需要对个别引脚进行配置。底板 BOOT 设备选择配置参考电路如下表所示。

SW								BOOT DEVICE
D1	D2	D3	D4	D5	D6	D7	D8	
OFF	ON	OFF	OFF	OFF	OFF	OFF	OFF	USB
ON	OFF	OFF	OFF	OFF	OFF	ON	OFF	MicroSD
ON	OFF	ON	OFF	OFF	ON	ON	OFF	EMMC
ON	OFF	OFF	OFF	ON	OFF	OFF	ON	NAND

BOOT 模式配置表

### 4.3.TF 接口设计



TF 接口参考电路图

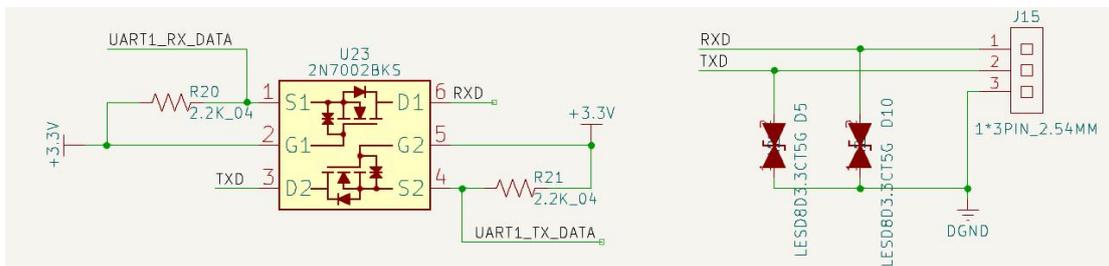
核心板引出的 uSDHC 1 信号连接到 TF 卡座用作 TF 卡启动或者扩展存储。处理器的 I/O 可以配置片内上拉电阻。这些上拉电阻可满足 SD 卡接口扩展时的上拉需求，用户设计无需外部上拉电阻。核心板在 uSDHC 的时钟信号上已经串联了 10 欧姆匹配电阻，用户设计时无需外部串联电阻。

#### 4.3.1. Layout 建议

- 接口信号需要做阻抗控制，采用单端阻抗 50Ω；
- SDIO 信号线尽量等长，误差小于±20mil；
- 如果布线空间充足，CLK 信号尽量包地处理。如果做不到，拉开时钟信号与其他信号的距离，遵循 3W 规则。
- SDIO\_CD\_B 引脚串联 1K 电阻，提高 ESD 性能。

### 4.4.调试串口设计

#### 4.4.1. 调试 UART 参考电路



## UART 电路示意图

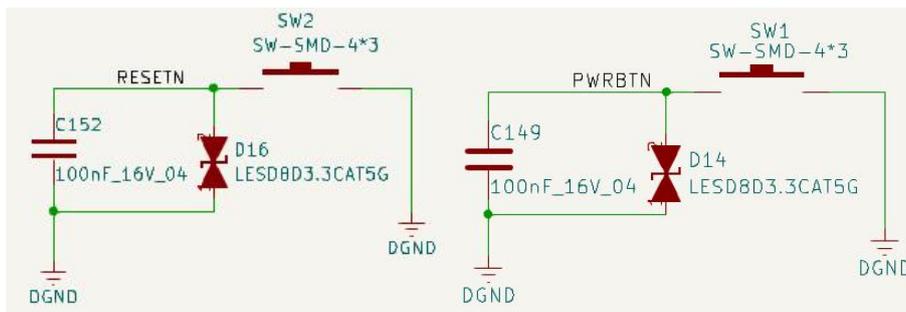
单板机默认 UART1 作为调试串口，采用 1\*3P 2.54mm 排针引出，用户使用时可搭配 UART 转 USB 转接线与 PC 相连。

设计电路时需考虑电流倒灌问题。采用一颗 2N7002BKS 双 NMOS 管，用于防止双电源方式下 PC 通过 MCU 的 RXD 或 TXD 内部二极管向失电 MCU 产生电流倒灌的问题。

### 4.4.2. Layout 建议

- TVS 靠近 TYPE-C 接口放置；
- 隔离前后的信号，电源平面保证足够的距离。

## 4.5.复位和电源按键



复位和电源按键参考电路图

底板设计复位和电源按键，复位按键连接到核心板的 RESETN 信号上，此信号同时引出至扩展接口 UIO1 上第 12 脚。电源按键连接到核心板的 PWRBTN 信号上，此信号同时引出至扩展接口 UIO1 上第 14 脚。

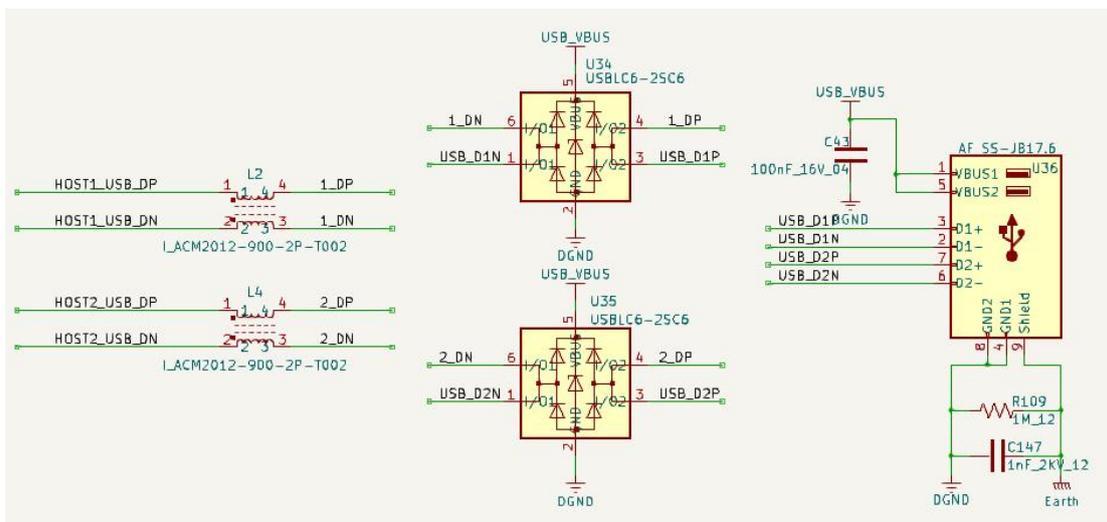
RESETN 信号在核心板内设计有去抖动电路和上拉电阻。PWRBTN 信号在核心板内连接到处理器芯片 ONOFF 引脚，处理器芯片内有上拉电阻。由于这两个信号在核心板内都有上拉电阻，所以在底板应用时不要再连接上拉电阻，直接连接按键，或者通过 OD 门驱动。

注：复位和电源按键信号不要随意通过电阻上拉。如果上拉电源轨不正确，会导致在系统待机或关机的时候，引起不确定信号输入到按键信号接口。例如一些底板设计时将 PWRBTN 信号上拉到 NVCC\_3V3 电源上。当系统关机后，NVCC\_3V3 电源也被关闭，这时 NVCC\_3V3 电源电压降低到 0V，PWRBTN 信号上拉 NVCC\_3V3 电源就变成了下拉到地，等同于按下 PWRBTN 键，系统又重新开机，最终导致系统无法正常软件关机。

## 4.6.USB\_HOST 接口设计

ECK20-6Y28A5ME8G-I 核心板支持 2 路 USB2.0 接口。USB0 支持 HOST 和 Device 模式，USB1 仅支持 HOST 模式。单板机底板上使用 USB1 连接 USB HUB 芯片引出 4 路 USB HOST。

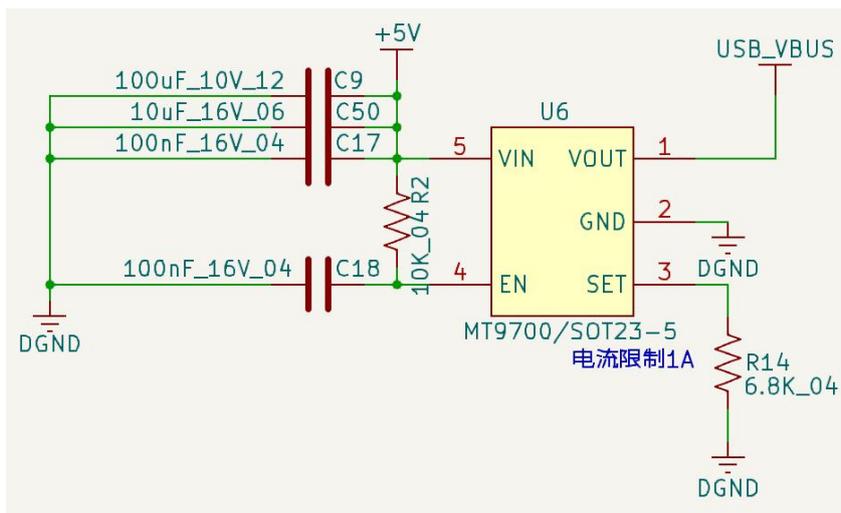
### 4.6.1. USB\_HOST 接口参考电路



USB 接口参考电路图

ECB20-6Y28A5ME8G-I 单板机设计 2 路 USB2.0 接口。USB 信号线上放置共模电感和 TVS，建议选用的 TVS 寄生电容小于 2pF。

### 4.6.2. 电源限流参考电路



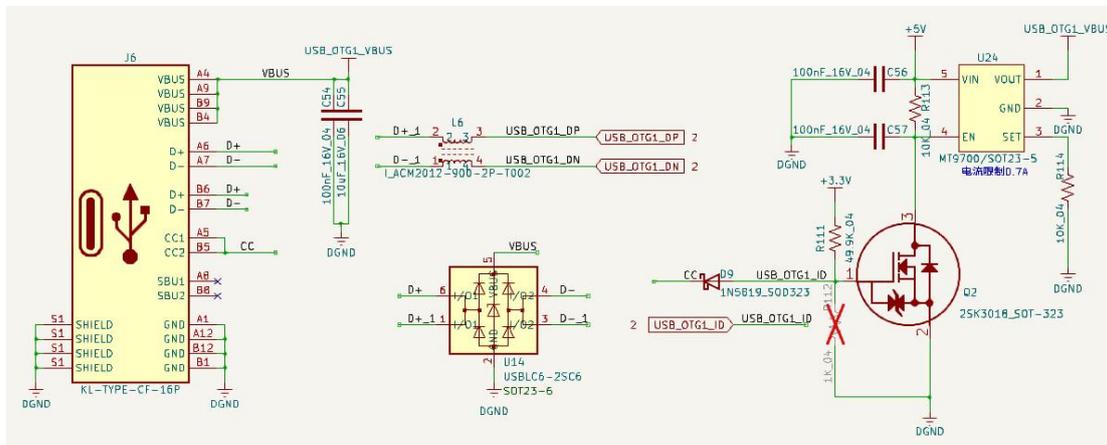
USB 电源限流参考电路图

USB 单路供电电压  $5.0V \pm 10\%$ ，单板机底板两路 USB 共用一个 VBUS 电源，采用 MT9700 芯片限流至 1.05A，MT9700 的 SET 引脚是限流配置引脚， $I_{set}=6.8k/R_{set}$ 。



## 4.7.USB\_OTG 接口设计

### 4.7.1. OTG 参考电路



USB\_OTG 参考电路图

OTG 底板上采用 Type-C 接口，CC 引脚作为检测引脚，上拉电阻用 51K，CC 引脚需增加一个二极管防止电流倒灌。

当 CC1 和 CC2 都被下拉时，表明连接的是上行端口 UFP；当 CC1 和 CC2 都未被下拉时，表明连接的是下行端口 DFP。

当 USB Type-C 接口作为下行端口 (DFP) 与上行端口 (UFP) 连接时，CC 引脚会检测到 UFP 的下拉，即 CC 引脚被拉低，这表示 UFP 设备已连接并请求 VBUS 电源。

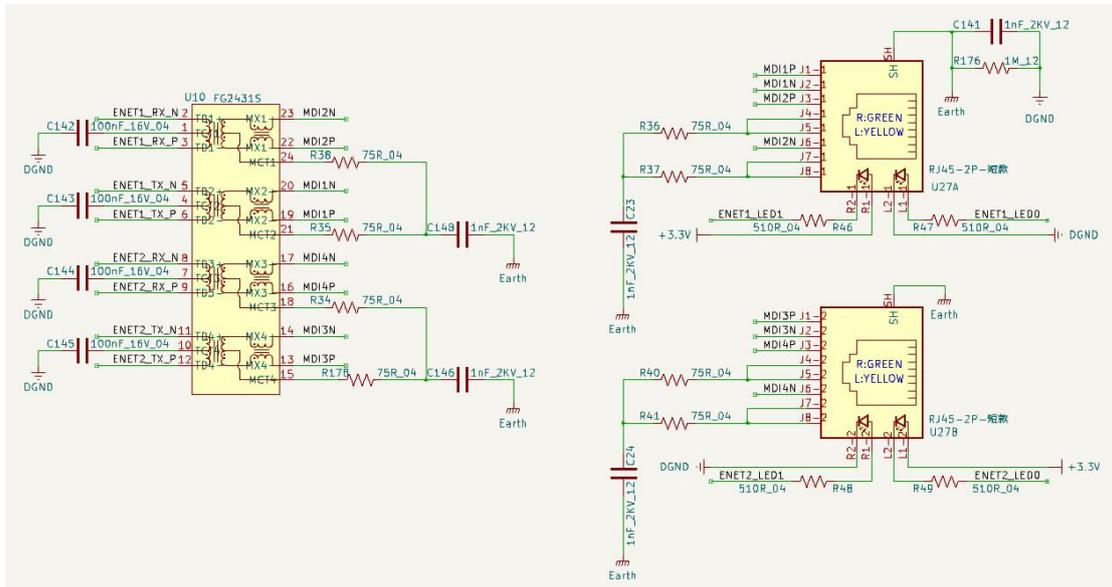
OTG 供电电源用一颗 MT9700 芯片限流至 700mA。

### 4.7.2. Layout 建议

- OTG\_DN/OTG\_DP 信号走差分线，差分阻抗为  $90\Omega$ ，保证走线相邻层有连续完整的同一参考平面；
- VBUS 电源走线要足够宽，保证能过足够的电流；
- TVS 靠近接口放置。

## 4.8.网络接口设计

### 4.8.1. RJ45 连接器参考电路



网络 RJ45 接口参考电路图

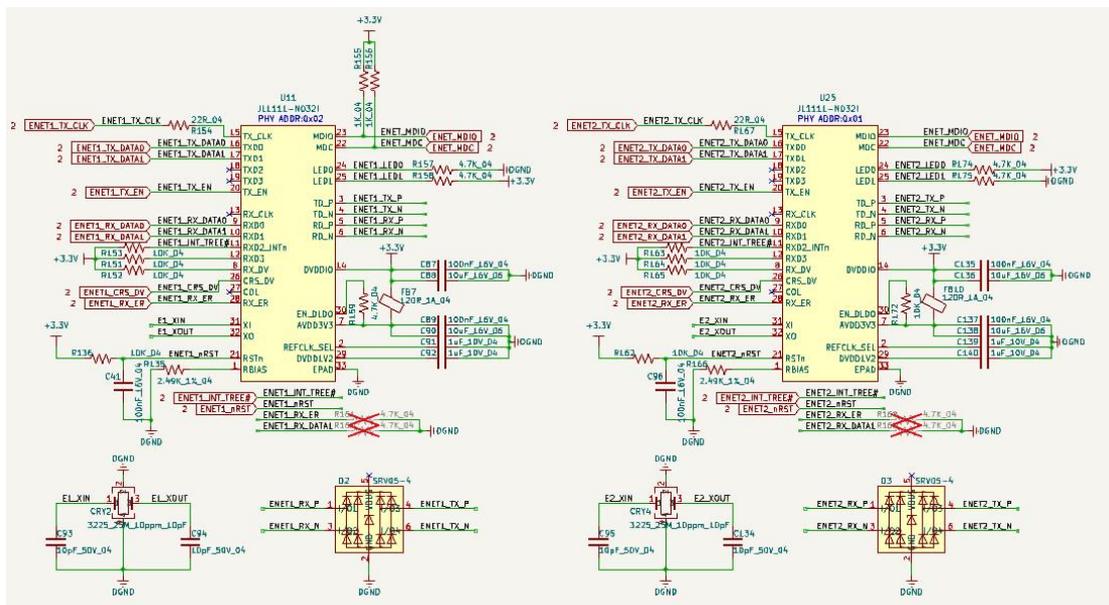
底板上设计两路百兆 RJ45 接口。采用电压型 PHY，变压器中间抽头串联电容到地。

RJ45 LED 指示内容如下表所示：

直接连接 LED 状态指示表

连接状态	LED 状态	传输状态	LED 状态
10M 连接	黄色 LED 亮	10M 传输	黄色 LED 闪烁
100M 连接	绿色 LED 亮	100M 传输	绿色 LED 闪烁

## 4.8.2. PHY 参考电路



网络 PHY 电路参考电路图

底板设计两组 PHY 电路，通过 LED0 和 LED1 配置芯片地址分别为 0x02 和 0x01。具体配置如下表：

PHY 地址配置表

器件位号	LED0	LED1	地址
U11	0	1	0x02
U25	1	0	0x01

PHY 设计参考《JL11x1 Datasheet Fast Ethernet PHY V1.11》手册设计。采用 25MHz 无源晶体提供时钟的方案。

PHY 芯片部分功能需要由硬件做相应配置，具体引脚及配置如下表：

PHY 引脚配置表

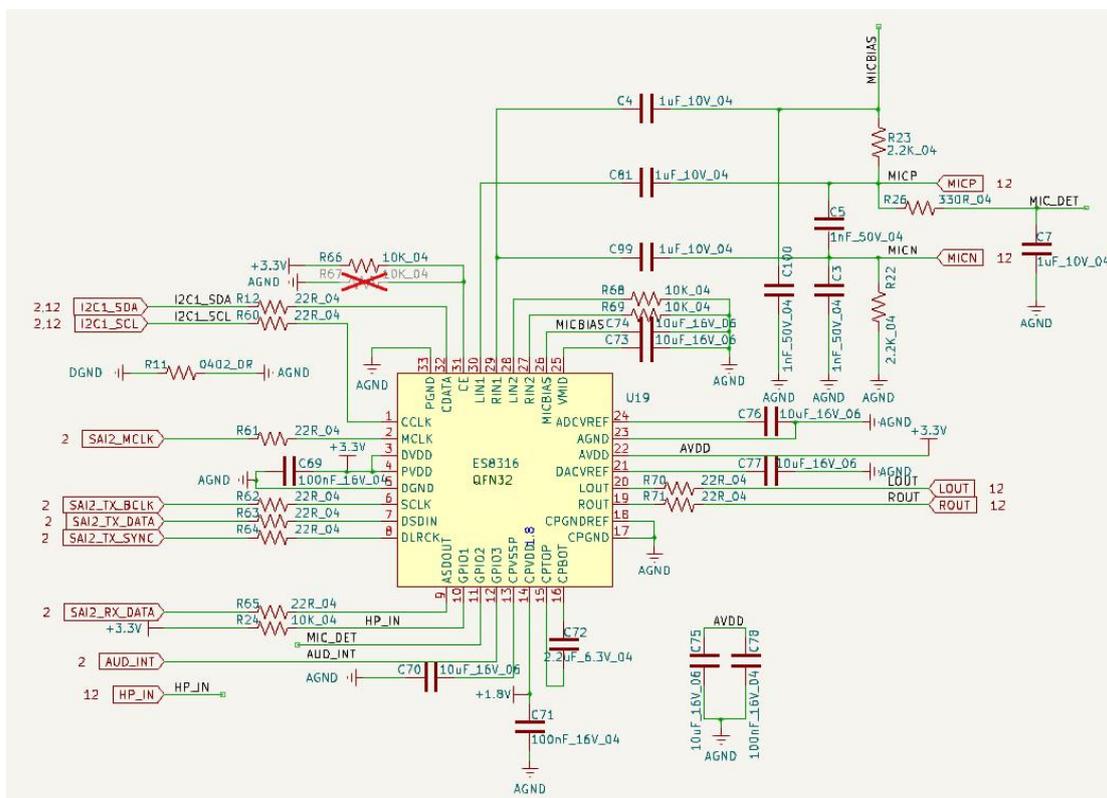
PIN NAME	PIN NO.	I/O	DESCRIPTION
RXDV	8	O, LI, PD	0: MI, 1: RMI mode
RXD1	10	O, LI, PD	0: LED, 1: WOL
LED0	24	O, LI, PD	PHY address will be set to 00000 to 00011 (具体配置参考 PHY 地址配置表)
LED1	25	O, LI, PD	
RXD3	12	O, LI, PD	0: RMII TXCLK output, 1: RMII TXCLK input
RX_ER	28	O, LI, PD	0: UTP Mode, 1: Fiber Mode
EN_DLDO	30	I, PU	0: Pulled-down to Ground will use external 1.2V power supply, internal DLDO will be disabled, 1: Pulled-up to AVDD3V3 or floating will enable internal 1.2V LDO for digital
REFCLK_SEL	2	I, PU	0: 50MHz, 1: 25MHz

### 4.8.3. Layout 建议

- 网口插座下方不要走线和铺铜，防止地上的干扰耦合到变压器或走线影响信号质量；
- RGMII 差分对需做等间距控制，等长误差±10mil，差分阻抗 100Ω ±10%；
- PHY 到变压器端信号走线长度不超过 12cm，尽量避免打孔和层变换；
- 2.49K 的 RESET 电阻靠近 PHY 放置，距离不超过 0.5cm，并且应尽可能远离其他信号线，以避免不必要的干扰；
- RX 数据线及时钟线上的 22 欧匹配电阻靠近 PHY 放置，TX 数据线及时钟线上的 22Ω 匹配电阻靠近 MCU 放置，RGMII\_RESET 线上的匹配电容靠近 PHY 放置；
- TVS 靠近网口座放置。

## 4.9. 音频接口设计

### 4.9.1. 音频芯片电路设计



音频芯片电路参考图

底板设计 ES8316 音频编解码芯片实现耳机、麦克风功能，该芯片通过 SAI 和 I2C 信号接口与核心板通信。音频电路中的 AUDIO\_GND 用 0Ω 电阻与数字电路的 DGND 隔离，供

电管脚的电容以及音频信号的滤波电容也应接到 AUDIO\_GND 上。

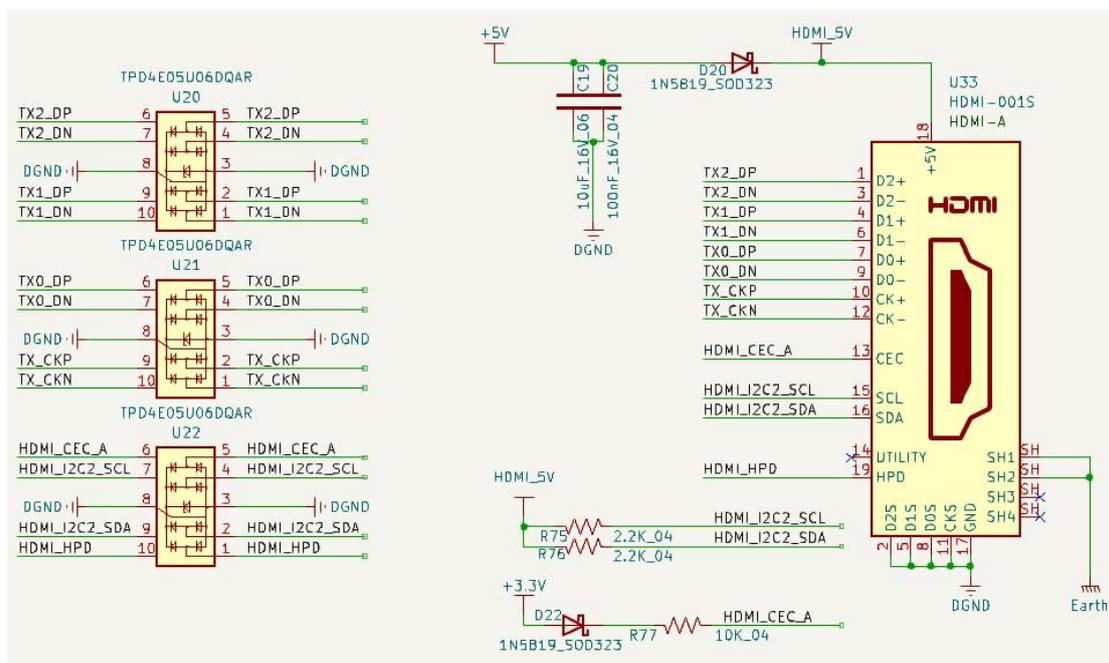
耳机输出、麦克风输入、插入检测接口引出至 UIO1 上，用户需要自行接线使用。

## 4.9.2. Layout 建议

- MICIN1N/MICIN1P 信号线按照类差分线走线；
- 音频电路的布局位置远离干扰源，建议单独在 PCB 规划一片区域用来放置模拟电路；
- 本设计属于模拟音频信号，推荐 10mil 及以上电源间距；
- 数字地与模拟地单点接地。

## 4.10. HDMI 视频接口

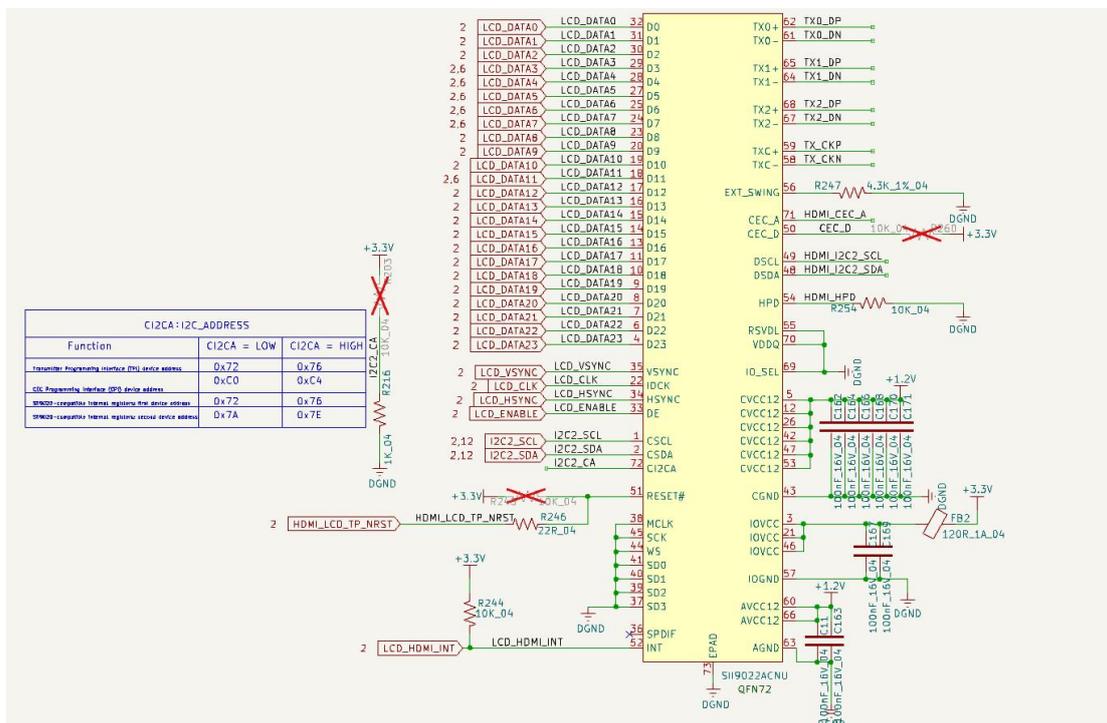
### 4.10.1. HDMI 视频接口参考电路



HDMI 视频接口参考电路

底板设计有 HDMI 视频输出接口。HDMI\_5V 电源接口上接有一颗肖特基二极管，防止单板机未上电时电流从 HDMI 屏幕倒灌进单板机。信号端口增加低结电容 TVS 防止静电干扰。

## 4.10.2. HDMI 视频芯片参考电路



HDMI 视频芯片参考电路

底板设计有 RGB 转 HDMI 芯片, 型号为 SII9022ACNU。芯片 RGB888 信号与 LCD\_FPC 接口复用。I2C2\_CA 是芯片地址选择信号, 可通过上下拉电阻进行配置, 单板机默认焊接下拉电阻。配置信息如下表所示:

SII9022ACNU 芯片地址配置表

CI2CA: I2C_ADDRESS		
Function	CI2CA = LOW	CI2CA = HIGH
Transmitter Programming Interface (TPI) device address	0x72	0x76
CEC Programming Interface (CPI) device address	0xC0	0xC4
SiI9020-compatible internal registers: first device address	0x72	0x76
SiI9020-compatible internal registers: second device address	0x7A	0x7E

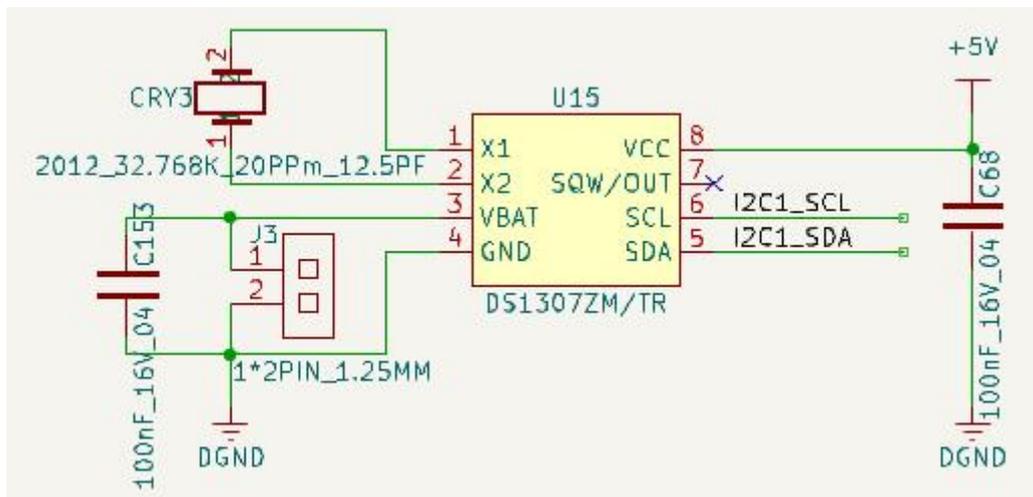
## 4.10.3. Layout 建议

- RGB 信号走线做等长控制, 误差范围±20mil, 满足 50 Ω 阻抗设计。
- HDMI 信号走线做等长控制, 误差范围±20mil。防静电器件要靠近 HDMI 座子。
- HDMI 信号走线相邻差分对间距 3W 以上。

- HDMI 信号线尽可能短；电源引脚纹波小于 50mV。
- HDMI 信号尽量不换层，如果换层，需要在距离换层过孔 50mil 的范围内放置 GND 回流过孔；
- HDMI 地引脚建议直接接到机壳的地；

## 4.11.RTC 电池接口

### 4.11.1. RTC 时钟电路参考电路



RTC 时钟电路示意图

ECK20-6Y28A5ME8G-I 核心板上没有使用备用电池供电的 RTC。底板采用单独的 RTC 芯片，芯片具备自动掉电检测及电源切换电路，主电源采用+5V 电源供电，备用电源采用+3V 电池供电，电池电压必须保持在 2.0V 到 3.5V 时才能正常工作，电池推荐使用 CR2032。

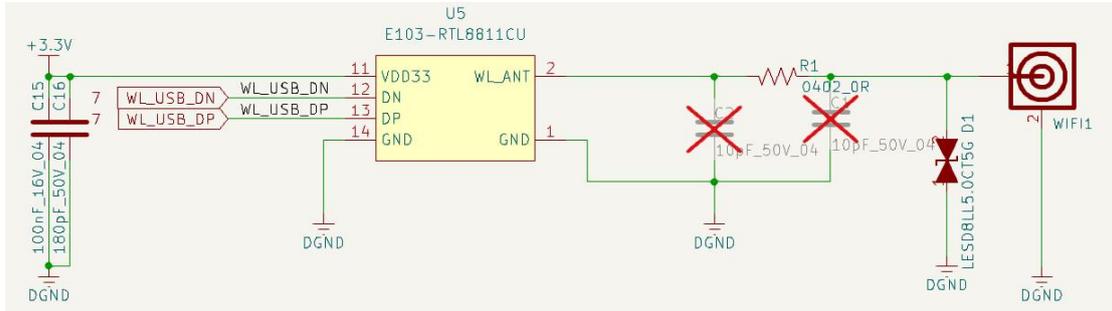
芯片外接自带 12.5pF 负载电容的 32.768K 晶振。

### 4.11.2. Layout 建议

- 晶振靠近 RTC 芯片放置。
- 电池座走线适当加粗以减少走线阻抗。

## 4.12. WiFi 模块

### 4.12.1. WiFi 接口参考电路



WiFi 电路参考图

底板设计有亿佰特自研 WiFi 模块,该模块采用 USB\_HUB 芯片引出的 USB 信号与核心板通信。该模块为低成本高性能双频 WiFi 模组,使用方便,体积小。符合 IEEE 802.11b/g/n/ac 标准,详细参考《E103-RTL8811CU\_UserManual\_CN\_v1.0.pdf》。

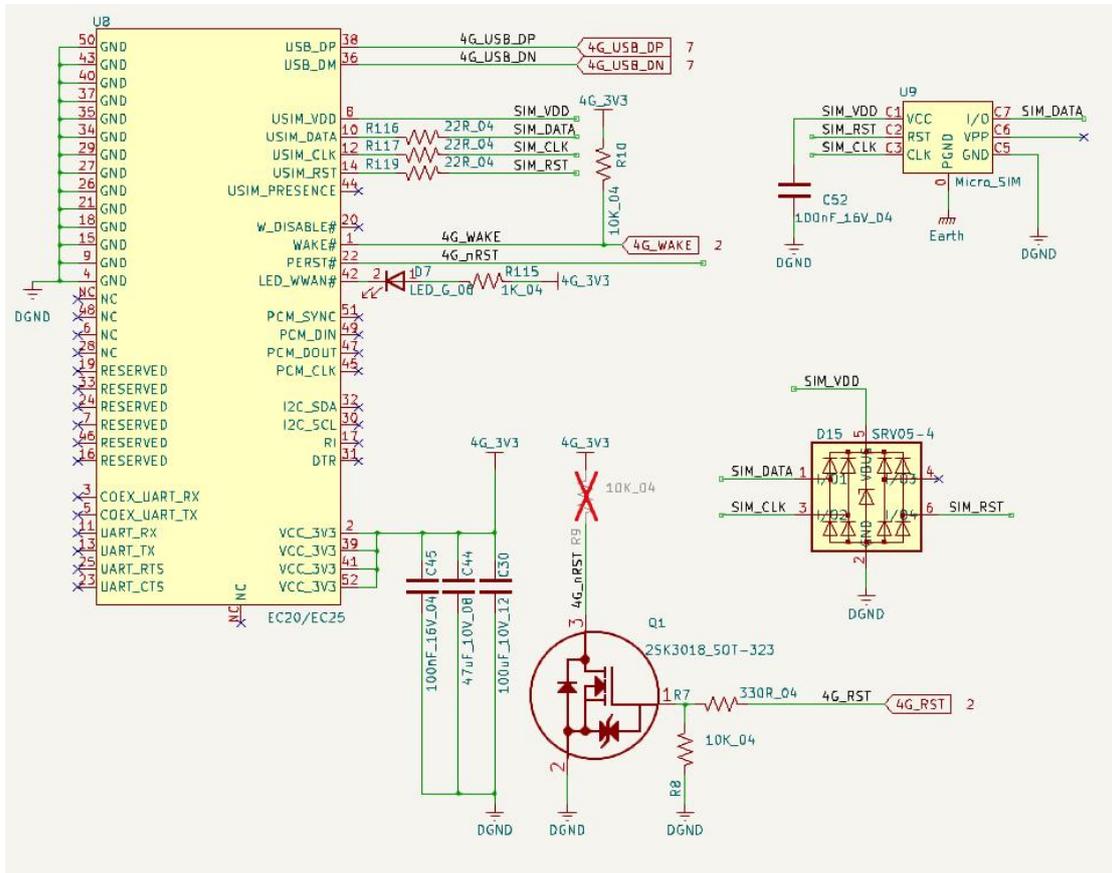
WiFi 天线接口为 IPX 座,为避免从天线引入的干扰,在 IPX 座附近增加一个 TVS。

### 4.12.2. Layout 建议

- RF 走线需计算宽度,满足阻抗  $50\Omega$  设计;
- RF 走线尽量短和宽,减少能量损耗,建议长度小于 6cm;
- RF 走线需在相邻层或者隔层有一片完整的铺铜作为参考地,建议使用隔层参考,能保证走线更宽减少损耗;
- RF 走线距离板边大于 3cm;
- RF 走线不能有分叉和换层,拐角采用弧形拐角;
- 推荐采用 SCS-G1B 共面波导模型,灵活性更高,可以通过调整信号线宽度、地线间距和介质厚度来精确控制特性阻抗;
- RF 走线回流路径完整,避免回流路径上跨分割,保证走线的地完整的回到模组底下;
- RF 走线的地平面周围打孔,过孔间距  $0.5\text{mm} \leq W \leq 1\text{mm}$  ;
- SDIO 信号线做等长控制,满足阻抗  $50\Omega$  设计,长度误差控制在 20mil 以内;
- TVS 靠近天线放置。

## 4.13. 4G 模块

### 4.13.1. 4G 模块电路



4G 模块电路参考图

底板设计有 MINI-PCIE 座子和 micro-SIM 卡接口，用户可外接移远 EC20 或 EC25 4G 模块。该模块采用 USB\_HUB 芯片引出的 USB 信号与核心板通信。4G 模块通信时耗电非常大，才用单独的 DCDC 给其供电。采用 MOS 管组成 OD 电路防止 4G 模块掉电后电流通过 4G\_RST 灌入。SIM 卡接口接一个 TVS 芯片防止插拔 SIM 卡时静电干扰。详细参考《4G 模块 Quectel\_EC20\_CE\_V1.1.pdf》。

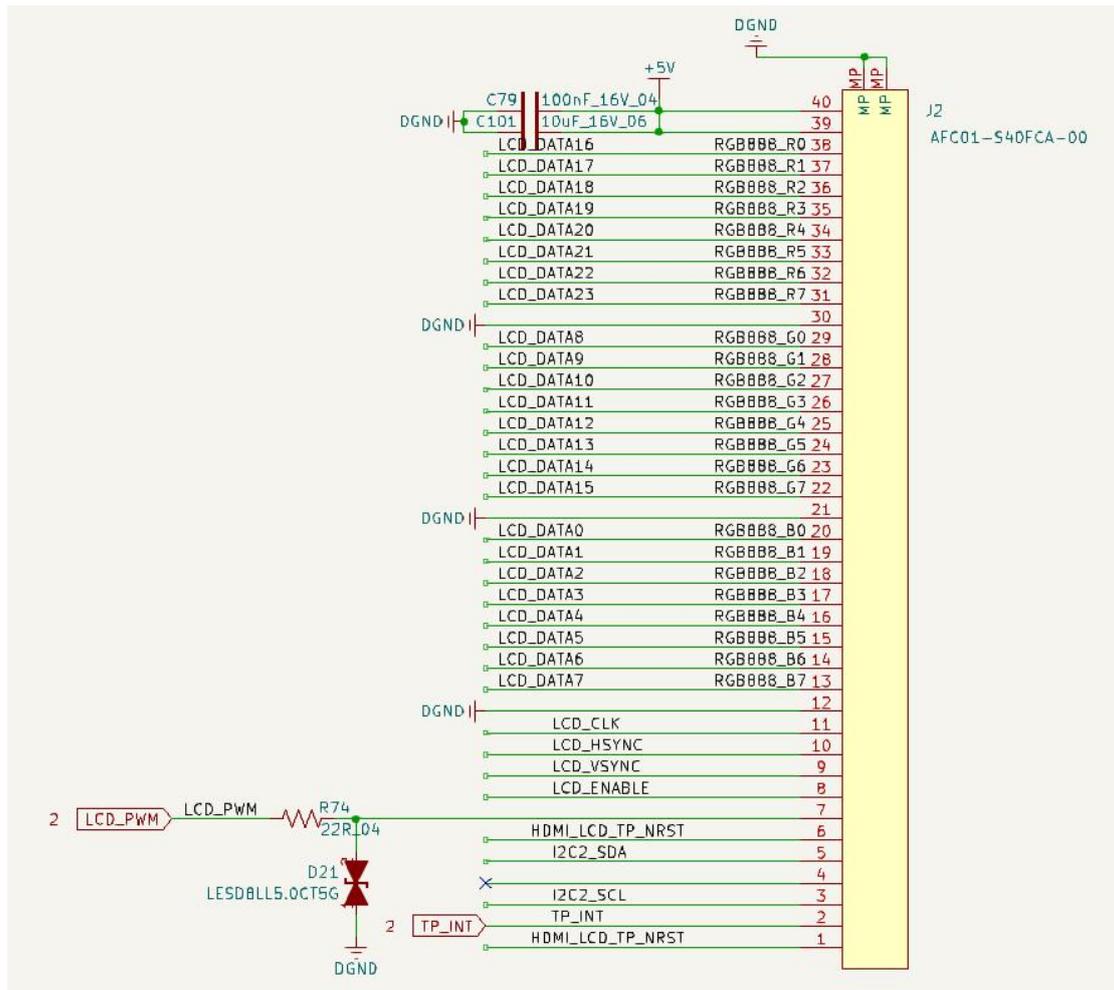
## 4.14. Layout 建议

- USB\_DP/USB\_DN 信号走差分线，差分阻抗为  $90\ \Omega$ ，保证走线相邻层有连续完整的同一参考平面；
- USB\_DP/USB\_DN 信号线与其他走线间距大于 10mil，尽量避免在器件下方走线；
- USB\_DP/USB\_DN 信号线走线尽可能短，长度不超过 4000mil，走线拐角角度大于或等于 135 度，走线过孔不超过 2 个；

- USB\_DP/USB\_DN 信号线尽量不换层，如果换层，需要在距离换层过孔 50mil 的范围内放置 GND 回流过孔；
- TVS 靠近接口放置。

## 4.15.RGB\_LCD 显示屏接口设计

### 4.15.1. RGB\_LCD 显示屏接口参考电路



RGB\_LCD 显示屏接口参考电路图

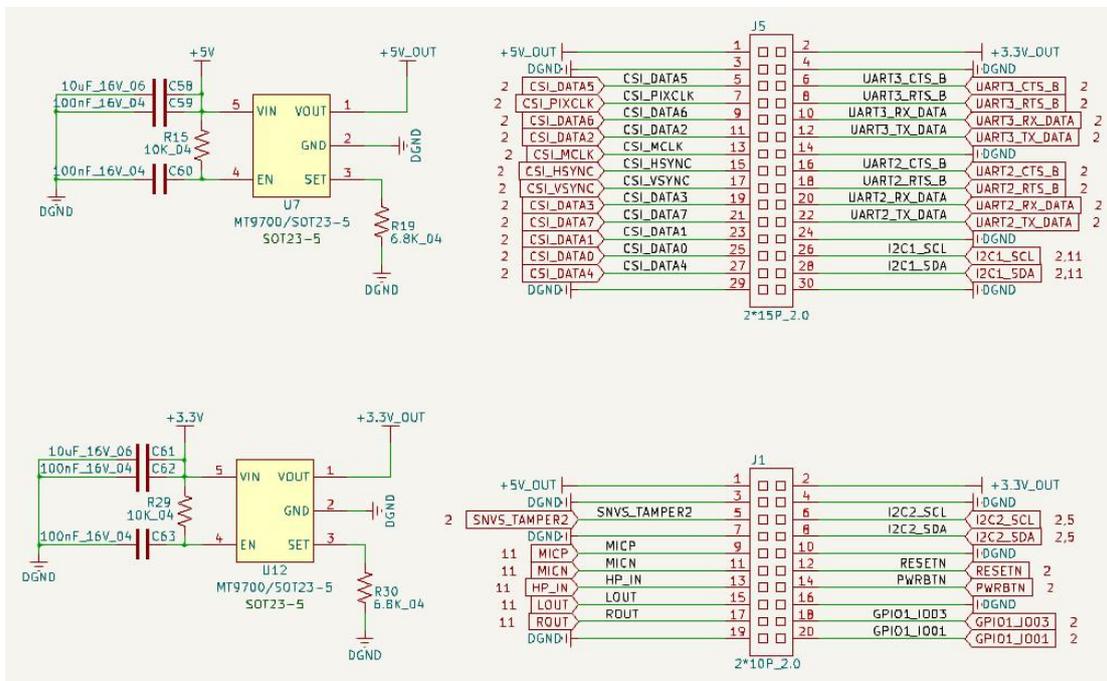
底板设计有 RGB\_LCD 触摸屏模块接口，可连接亿佰特 ECA10-7LCD24R1006CT-C 触摸屏模块使用。触摸屏接口上的 RGB888 信号与 HDMI 共用。LCD\_PWM 信号用于调节屏幕背光，接一个 TVS 防止触摸屏背光电源芯片受到干扰损坏。

### 4.15.2. Layout 建议

- RGB 信号走线做等长控制，误差范围 $\pm 20\text{mil}$ ，满足  $50\ \Omega$  阻抗设计；
- TVS 靠近接口放置。

## 4.16. 扩展接口设计

### 4.16.1. 扩展接口参考电路



扩展接口电路示意图

底板上设计有 2 路扩展接口，总共扩展出 50Pin 电源和信号。扩展接口有 5V 和 3.3V 电源输出，通过 MT9700 限流各为 1A。信号引出 CSI、I2C、SPI、AUDIO、按键信号、IO、UART、CAN，其中部分信号复用，可配置。I2C1 总线上已经挂载了音频芯片和 RTC 芯片，I2C2 总线上已经挂载了 HDMI 芯片，使用时需注意地址不能冲突。CAN 信号为 TTL 电平，需要用户结合电平转换芯片使用。

### 4.16.2. Layout 建议

- 双排针不要放的太近板边，留有合适间距。
- 1 脚丝印需要标注清楚，注意防呆。

## 5. 软件资源

ECB20-6Y28A5ME8G-I 单板机搭载基于 Linux 5.10.9 版本内核的操作系统, 开发板出厂附带嵌入式 Linux 系统开发所需要的交叉编译工具链, U-boot 源代码, Linux 内核和各驱动模块的源代码, 以及适用于 Windows 桌面环境和 Linux 桌面环境的各种开发调试工具。

操作系统: Ubuntu 20.04 系统

系统源码: u-boot 2020.04

Kernel 5.10.9

Yocto gatesgarth

烧录工具: uuu

配置工具: Config Tools for i.MX V15

系统软件资源见下表:

系统软件资源表

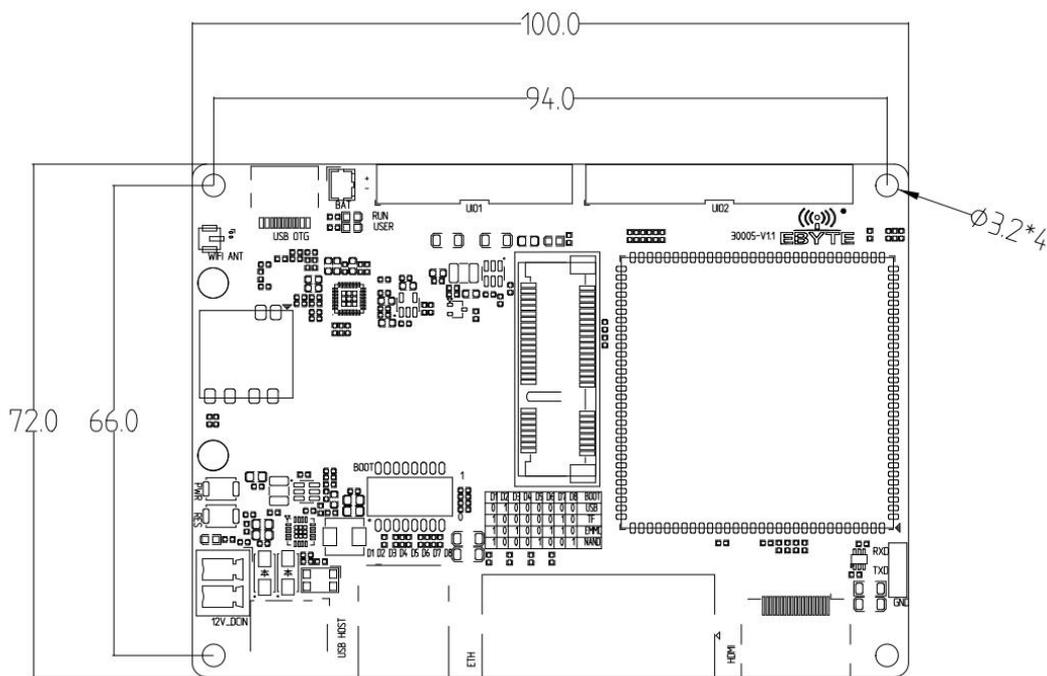
类别	名称	描述	源码
BOOT	u-boot 2020.04	引导程序	/source/u-boot_2020.04.tar.xz
Kernel	Kernel 5.10.9	Linux 内核	/source/kernel_5.10.9.tar.xz
Device Driver	MMC	eMMC/TF 卡驱动程序	drivers/mmc/host/sdhci-esdhc-imx.c
	NAND	MTD 驱动程序	drivers/mtd/nand/raw/gpmi-nand/gpmi-nand.c
	SPI	SPI 驱动程序	drivers/spi/spi-imx.c
	I2C	I2C 驱动程序	drivers/i2c/busses/i2c-imx.c
	USB Host	USB 驱动程序	drivers/usb/host/ohci-platform.c
	Ethernet	网络驱动程序	drivers/net/ethernet/freescale/fec_main.c
	UART	串口驱动程序	drivers/tty/serial/imx.c
	Can bus	Can 总线驱动程序	drivers/net/can/flexcan.c
	GPIO key	Key 驱动程序	drivers/input/keyboard/gpio_keys.c
	RTC	RTC 驱动程序	drivers rtc/rtc-snvs.c
	GPIO Led	Led 驱动程序	drivers/leds/leds-gpio.c
	LCD	LCDIF 驱动程序	drivers/video/fbdev/mxsfb.c
电阻触摸	ADC 触摸驱动	drivers/input/touchscreen/imx6ul_tsc.c	
操作系统	Rootfs	Ubuntu 20.04 系统	/images/rootfs.tar.bz2
开发工具	Yocto gatesgarth	操作系统构建	/source/yocto-gatesgarth.tar
	Gcc	交叉编译工具	/tools/gcc-linaro-7.5.0-2019.12-x86_64_arm-linux-gnueabihf.tar.xz
	uuu	烧录工具	/tools/uuu
	Config Tools for i.MX	资源配置工具	/tools/Config_Tools_for_i.MX_v15_x64.exe
	balenaEtcher	SD 启动卡制作工具	/tools/balenaEtcher-Portable-1.18.11.exe

## 6. 结构尺寸

单位 mm；误差±0.1mm。

侧面厚度：20.5mm（正面最高器件 15.9mm+PCB1.6mm+背面最高器件 3mm）。

正面尺寸如下图所示：



单板机正面结构尺寸图

## 7. 参考文档

- ❖ i.MX6ULL\_V1.9.pdf
- ❖ E103-RTL8189FTV\_UserManual\_CN\_v1.0.pdf
- ❖ ECK20-6Y2XA 核心板产品手册 V1.0.pdf
- ❖ JL11x1 Datasheet Fast Ethernet PHY V1.11.pdf
- ❖ 4G 模块 Quectel\_EC20\_CE\_V1.1.pdf

## 8. 修订说明

修订说明表

版本	修改内容	修改时间	编制	校对	审批
V1.0	初稿	24-10-25	LJQ	WFX	WFX

## 9. 关于我们



销售热线: 4000-330-990

技术支持: [support@cdebyte.com](mailto:support@cdebyte.com) 官方网站: <https://www.ebyte.com>

((( )))<sup>®</sup>  
**EBYTE 成都亿佰特电子科技有限公司**  
Chengdu Ebyte Electronic Technology Co.,Ltd.

公司地址: 四川省成都市高新西区西区大道 199 号 B5 栋